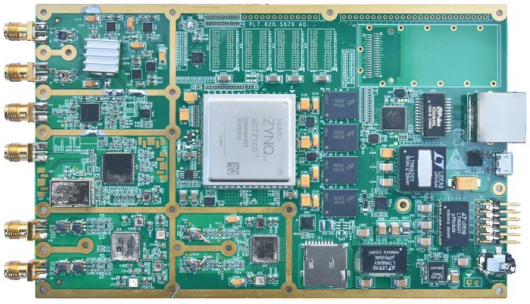
HPORTEK

产品规格书

SYHS-DRFM

高速信号采集与产生板卡

SYHS-DRFM 型高速信号采集与产生板卡是一款集高速信号采集、基带数据生成、多种总线通信和控制于一体的通用高速信号采集与发射平台，其集成了1 个双通道高速DAC，1 个双通道低速ADC 以及1 个双通道高速ADC。基于处理核心ZYNQ 完成信号处理，包括滤波、信道化、抽取等。ZYNQ 的PS 端配置1G 内存，SY 端配置2G 内存，支持高速数据存储。还预留包括UART、RS422、GPIO 和以太网络等总线接口。



产品特点

- 集成差异化AD 的各双路信号采集电路
- 集成高速DA 的双路信号生成电路
- 资源丰富
- 大容量DDR3 存储空间
- 总线通信资源丰富
- 外部时钟输入
- 外设JTAG 接口，易于调试和二次开发

公开技术信息

参数	规格 / 典型值
DAC 性能	
输出频率	支持9kHz ~ 6GHz
分辨率	16bit
通道数	独立双通道
采样率	最高12.6GSPS（可配置）
SFDR	≤-83dBc@1.8G

参数	规格 / 典型值
输出信号功率	-10dBm@50Ω(可微调)
通道数	2通道
耦合方式	通道1 交流耦合 Ch.1 AC coupling；通道2 直流耦合 Ch.2 DC coupling
高速ADC 性能	
分辨率	14bit
采样率	最高1.25GSPS（可配置）
SNR	60dBFS@375MHz，1GSPS
SFDR	70dBFS@375MHz，1GSPS
通道数	独立双通道
ENOB	9.6bit
模拟输入	1.46Vp-p≤Ai≤1.94Vp-p
采样带宽	≤625MHz
耦合方式	交流耦合
低速ADC 性能	
分辨率	16bit
采样率	最高80MSPS（可选配）
SNR	77.6dBFS@7MHz
SFDR	93dB FS@7MHz
通道数	独立双通道
ENOB	12.6bit
通道数	独立双通道
通道隔离度	93dBc
FPGA 性能	
型号	XC7Z100-2FFG900I
处理器	Dual-Core ARM Cortex-A9 MPCore Up to 1GHz
逻辑单元	444K
LUTs	277.4K
Block RAM	26.5Mb
DSP	2020个

参数	规格 / 典型值
Flip-Flops	554.8K
存储	
DDR3	PS：1GB，速率1600MT/s；PL：2GB，速率1600MT/s
SD 卡	默认支持32GB
双路QSPI Flash	2*256Mbit
通信	
QSFP:支持40Gbps 数据传输	支持
USB 调试串口	支持
通用GPIO 端口	支持
输入时钟频率	100MHz（内部、外部可选）
信号样式	内置AM、FM、CW、FMCW（其他信号样式开发者可自行开发）
其他	
供电	+12VDC/≤2.5A（满状态时）
外形尺寸（长×宽×高）	181mm×100mm×38.3mm（带散热齿）
重量	≤680g

根据现有产品目录整理，技术参数可能变更。典型值不等同于保证值；适用条件、接口定义及订货配置请向技术团队确认。本文件不代替产品操作手册。

联系技术团队：george@hportek.com

https://www.hportek.com/zh/product/high-speed-acquisition-board-syhs-drfm/